

PATENT ABSTRACTS OF JAPAN

AC

(11)Publication number : 03-163891
 (43)Date of publication of application : 15.07.1991

(51)Int.Cl. H01S 3/18
 H01L 33/00

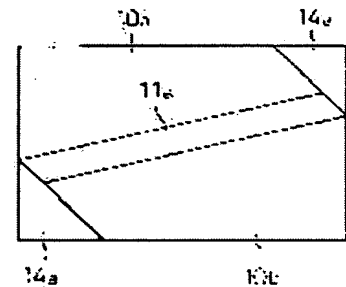
(21)Application number : 01-304244 (71)Applicant : MITSUBISHI ELECTRIC CORP
 (22)Date of filing : 21.11.1989 (72)Inventor : SHIGIHARA KIMIO
 AOYANAGI TOSHITAKA

(54) LIGHT AMPLIFIER, SUPER-LUMINESCENT DIODE AND OPTICAL INTEGRATED CIRCUIT AND THEIR MANUFACTURE

(57)Abstract:

PURPOSE: To obtain a low reflectance by mounting high refractive-index sections having a refractive index which is higher than or equal to the refractive index of a light amplifying section or clad sections on the outside of the light amplifying section on one side.

CONSTITUTION: In the vicinity of the end faces of two resonators, high refractive-index sections 14a made of a substance having a refractive index which is higher than or equal to that of an light amplifying section 11a or another substance having a refractive index which is higher than or equal to that of clad sections 10a and 10b are provided. Since the waveguide structure is discontinued by the high refractive-index sections 14a mounted on the outside of the amplifying section 11a, the structure can be broken. Moreover, since the refractive index of the sections 14a is higher than that of the section 11a, guided rays of light are deviated toward the high refractive-index areas 14a and most of the rays of light reflected by the end faces of the section 11a are not coupled with the original optical waveguide. Therefore, a low reflectance can be obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A)

平3-163891

⑤ Int. Cl.⁵H 01 S 3/18
H 01 L 33/00

識別記号

A

庁内整理番号

6940-5F
8934-5F

④ 公開 平成3年(1991)7月15日

審査請求 未請求 請求項の数 6 (全14頁)

⑥ 発明の名称 光増幅器，スーパーluminescentダイオード，光集積回路およびこれらの製造方法

⑦ 特 願 平1-304244

⑧ 出 願 平1(1989)11月21日

⑨ 発 明 者 嶋 原 君 男 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社光・マイクロ波デバイス研究所内

⑩ 発 明 者 青 柳 利 隆 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社光・マイクロ波デバイス研究所内

⑪ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑫ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

光増幅器，スーパーluminescentダイオード，光集積回路およびこれらの製造方法

2. 特許請求の範囲

(1) 2つの共振器端面およびこれら共振器端面に対して傾いて形成された光増幅部を有する光増幅器において、前記両共振器端面近傍に前記光増幅部の屈折率よりも大きいあるいは等しい屈折率をもつ物質または前記光増幅器のクラッド部の屈折率よりも大きいあるいは等しい屈折率をもつ物質からなる高屈折率部を設けたことを特徴とする光増幅器。

(2) 2つの共振器端面およびこれらの共振器端面に対して傾いて形成された光導波部を有するスーパーluminescentダイオードにおいて、前記両共振器端面近傍あるいは一端面近傍に前記光導波部の屈折率よりも大きいあるいは等しい屈折率をもつ物質または前記スーパーluminescentダイオードのクラッド部の屈折率よりも大きいあるいは等しい屈折率をもつ物質からなる高屈折率部を設けたことを特徴とするスーパーluminescentダイオード。

あるいは等しい屈折率をもつ物質からなる高屈折率部を設けたことを特徴とするスーパーluminescentダイオード。

(3) 端面を有し、かつその端面に対して傾斜している光導波路を有する光集積回路において、前記端面近傍に前記光導波路の屈折率よりも大きいあるいは等しい屈折率を有する高屈折率部または前記光集積回路のクラッド部よりも大きいあるいは等しい屈折率を有する高屈折率部を設けたことを特徴とする光集積回路。

(4) 半導体基板上に電流ブロック層を成長する工程、前記電流ブロック層にストライプ状のパターンを両端面に対し傾けて形成する工程、前記電流ブロック層上に下クラッド層、活性層、上クラッド層およびコンタクト層を順次成長する工程、前記両端面近傍のみを選択的にエッチング除去する工程、前記エッチング除去部分に高屈折率の結晶を埋め込み成長する工程、p形およびn形の電極を形成する工程を含むことを特徴とする光増幅器の製造方法。

(5) 半導体基板上に、電流ブロック層を成長する工程、前記電流ブロック層にストライプ状のバターンを両端面に対して傾けて形成する工程、前記電流ブロック層上に順次下クラッド層、活性層、上クラッド層およびコンタクト層を成長する工程、前記一端面のみを選択的にエッチング除去する工程、前記エッチング除去部分に選択的に高屈折率の結晶を埋め込み成長する工程、p形およびn形の電極を形成する工程、後端面に高反射率膜を形成する工程を含むことを特徴とするスーパーミネッセントダイオードの製造方法。

(6) LiNbO₃、基板の端面近傍のみにプロトン交換によって高屈折率部を形成する工程、前記LiNbO₃、基板にTi拡散によって光導波路を形成する工程を含むことを特徴とする光集積回路の製造方法。

3. 発明の詳細な説明 (産業上の利用分野)

この発明は、端面の低反射率を実現した光増幅器、スーパーミネッセントダイオードおよび光

集積回路とその製造方法に関するものである。

(従来の技術)

第16図(a)は従来の光半導体装置の1つであるスーパーミネッセントダイオード(G.A. Alphonse et al. IEEE J. Quantum Electron, vol. 24, No. 12, pp 2454-2457, 1988)の構造を示す斜視図である。また、第16図(b)は屈折率導波型と考えたときのストライプ形状および屈折率分布を示す図である。第16図において、1は半導体基板、2は下クラッド層、3は活性層、4は上クラッド層、5はコンタクト層、6は酸化膜、7はp側電極、8はn側電極、9はZn拡散領域、10a、10bはクラッド領域(屈折率は n_2)、11は光導波部、11aは等価屈折率法を用いて2次元構造にしたときの光導波領域(屈折率は n_1)、12は無反射膜である。

なお、等価屈折率法は、x, y, z平面の電界分布 $E(x, y, z)$ を2次元の電界分布 $E(x, y)$ としておきかえるものである。

次に動作について説明する。

3

スーパーミネッセントダイオード(以下SLDと呼ぶ)は、共振器端面の反射率を下げてレーザ発振を抑えたものである。低反射率を実現するために無反射膜12を端面に付着したり、光導波部11を斜め(端面に対して傾き角度 θ)にしたりにしていた。端面に対し光導波部11を斜めに設けると、端面で反射した導波モード(通常TEモード)が導波路固有の導波モードへ結合する割合が減少し、その結果、反射率が低下する。傾き角度 θ を大きくすればするほど反射率が下がること、および周期的な極小値をもつことが知られている(D. Marcuse, J. Lightwave Technol., vol. 7, No. 2, pp 336-339 1989)。

(発明が解決しようとする課題)

従来のSLDは以上のように構成されているが、 10^{-2} ~ 10^{-3} 程度の低反射率しか実現されないという問題点があった。

このような問題点は、光増幅器および光集積回路の光半導体装置についても同様な問題点となっている。

4

この発明は、上記のような問題点を解消するためになされたもので、一端あるいは両端面の低反射率を実現して高性能の光増幅器、SLDおよび光集積回路およびその製造方法を得ることを目的とする。

(課題を解決するための手段)

この発明に係る請求項(1)に記載の光増幅器は、両端面近傍において導波構造を破壊するため光増幅部の一方の外側に光増幅部あるいはクラッド部の屈折率よりも大きいあるいは等しい屈折率をもつ高屈折率部を装荷したものである。

また、この発明に係る請求項(2)に記載のSLDは、一端あるいは両端面近傍において導波構造を破壊するため光導波部の外側に前記光導波部の屈折率よりも大きいあるいは等しい屈折率をもつ高屈折率部を装荷したものである。

また、この発明に係る請求項(3)に記載の光集積回路は、光導波路の端面近傍において、導波構造を破壊するため光導波路の一方の外側に前記光導波路の屈折率よりも大きいあるいは等しい屈

折率をもつ高屈折率部を装荷したものである。

また、この発明に係る請求項 (4) に記載の光増幅器の製造方法は、両端面の低反射率を実現するため、両端面近傍を選択的にエッチングしてその部分に高屈折率となる結晶を選択的に成長して埋め込んだものである。

また、この発明に係る請求項 (5) に記載の SLD の製造方法は、一端面あるいは両端面の低反射率を実現するために、前記一端面あるいは両端面近傍を選択的にエッチングしてその部分に高屈折率となる結晶を選択的に成長して埋め込んだものである。

また、この発明に係る請求項 (6) に記載の光集積回路の製造方法は、端面の低反射率を実現するため、端面近傍のみが光導波路部の屈折率よりも大きくなるようにドーパントを拡散（あるいは交換）したものである。

(作用)

この発明の請求項 (1)、(2) に記載の発明においては、端面近傍の活性領域、つまり光増幅部の

外側に装荷した高屈折率部によって、導波路構造が途切れるため導波構造を破壊することができ。さらに、前記高屈折率部の屈折率は、前記光増幅部（あるいはクラッド部）や光導波路部の屈折率よりも大きいか等しいため、導波してきた光は、前記高屈折率領域に引き寄せられ、端面で反射した光はほとんど元の光導波路に結合しなくなる。このため、低反射率を実現されることになる。

また、請求項 (3) に記載の発明においては、光導波路の一端面に選択的にプロトン交換して高屈折部を形成したので、光集積回路にとって重要な無反射面が得られる。

また、請求項 (4)、(5) に記載の発明においては、半導体基板上の両端面または一端面近傍の結晶成長層のみをエッチング除去し、その部分に高屈折部を形成することから、低反射率の光増幅器や SLD が容易に得られる。

また、請求項 (6) に記載の発明においては、LiNbO₃ 基板の一端面近傍にプロトン交換し

7

て高屈折部を形成することから、反射膜を備えた光集積回路が容易に得られる。

(実施例)

以下、この発明の一実施例を図面について説明する。

第 1 図 (a) ~ (c) はこの発明を実施した光増幅器の一実施例の構成を示す図で、第 1 図 (a) は斜視図、第 1 図 (b) は、第 1 図 (a) の A-A 線における断面図、第 1 図 (c) は等価屈折率法などを用いて 2 次元の構造としたときの構成図である。第 1 図において、第 16 図と同一符号は同一構成部分を示し、10a、10b は屈折率が n_2 のクラッド領域、11a は屈折率が n_1 の光増幅領域、13 は電流ブロック層、14 は高屈折率部、14a は 2 次元の構造として考えたときの高屈折率領域（屈折率は n_3 、 $n_3 \geq n_1 > n_2$ ）である。

第 2 図 (a)、(b) はこの発明を実施した SLD の一実施例の構成を示す図で、第 2 図 (a) は斜視図、第 2 図 (b) は等価屈折率法などを用

8

いて 2 次元の構造としたときの構成図で、この場合、11a は光導波領域を示すものとする。

第 3 図 (a) ~ (c) はこの発明を実施した光集積回路の構成を示す図で、第 3 図 (a) は端面における低反射率を実現した光集積回路の構成を示す斜視図、第 3 図 (b) は、第 3 図 (a) の B-B 線における断面図、第 3 図 (c) は等価屈折率法などを用いて 2 次元の構造としたときの構成図である。第 3 図において、2a は誘電体あるいは半導体等の基板（例えば LiNbO₃）、11b は光導波部（例えば Ti 拡散 LiNbO₃）、14b は高屈折率部（例えばプロトン交換 LiNbO₃）、11c は光導波領域（屈折率は n_1 ）、10c、10d はクラッド領域（屈折率は n_2 ）、14c は高屈折率領域（屈折率は n_3 、 $n_3 \geq n_1 > n_2$ ）である。

第 4 図は前記した第 1 図 (c) をモデル化したものである。前述の文献 (D. Marcuse 著) によると、導波路が端面に対して傾いているときの反射率は、その端面に対して対称な導波路間の結合効

率と等しいということが判る(第4図では#1の導波路中の光が#2の導波路へ結合する割合である)。光増幅領域11aを左側から伝搬した光は、端面に達する前に高屈折率領域14aに遭遇する。ここでは、導波構造が存在しないため、導波モードは反射モードへと変換するとともに、高屈折率領域14aの屈折率は光増幅領域11aのものよりも大きいので、光は高屈折率領域14aに多大に取りこまれることになる。このため、端面の右側にある光増幅領域11aへ結合する光は微少なものとなり低反射率を実現される。

上記の技術的思想を光増幅器に適用したものが前述の第1図の実施例である。第1図は光増幅器の内部にSBAレーザ(Y. Mhashi et al, Tech. Digest IEDM85, pp. 646-649, 1985)の構造(第1図(b))を採用した例であり、屈折率導波型になっている。第1図(a)に示すように、両端面に高屈折率部14を設けて端面の低反射率を実現し高性能の光増幅器となっている。

また、上記の技術的思想をSLDに適用したも

のが前述の第2図の実施例であり、内部の構造は第1図と同様のSBAレーザの例である。一方の端面にのみ高屈折率部14を設けて低反射率を実現し高出力SLDとしたものである。

さらに、上記の技術的思想を光集積回路に適用したものが前述の第3図の実施例である。第3図はLiNbO₃基板2a上にTiを拡散して光導波部11bを形成し、さらに、端面部のみをプロトン交換して高屈折率部14bを形成した例である。プロトン交換した高屈折率部14bの屈折率 n_2 は、Ti拡散した光導波部11bの屈折率 n_1 よりも大きいので上記の概念が適用できる。このため、端面での反射率が極めて小さい光集積回路となる。

次に、上記第1図、第2図および第3図の光増幅器、SLDおよび光集積回路の製造方法を第5図～第7図を用いて順次説明する。

第5図(a)～(f)は上記光増幅器の製造方法の各工程を示す斜視図であり、SBAレーザを基本構造とした例である。

1 1

まず、半導体基板1上に電流ブロック層13を結晶成長する(第5図(a))。次に、電流ブロック層13を斜めのストライプ状にエッチングして光増幅部となるパターンを形成する(第5図(b))。次に、下クラッド層2、活性層3、上クラッド層4、コンタクト層5を順次結晶成長する(第5図(c))。次に、両端面近傍の結晶成長層のみを選択的にエッチングする(第5図(d))。次に、このエッチングで取り除いた部分に高屈折率の結晶(例えば半絶縁性GaAsや半絶縁性AlGaAs)からなる高屈折率部14を選択的に成長する(第5図(e))。最後に、p形およびn形の電極7、8を形成する(第5図(f))。

第6図(a)～(f)はSLDの製造方法の各工程を示す斜視図であり、第6図(a)～(c)の工程は、第5図(a)～(c)の光増幅器の製造工程と同じである。次に、一端面近傍の結晶成長層のみを選択的にエッチングする(第6図(d))。次に、このエッチングで取り除いた部

1 2

分に高屈折率の結晶(例えば半絶縁性GaAs、半絶縁性AlGaAs)からなる高屈折率部14を選択的に成長する(第6図(e))。次にp形およびn形の電極7、8を形成するとともに、後端面に高反射率膜15を設ける(第6図(f))。これは、前端面から効率よく光を取り出すためである。なお、前端面に無反射膜を設けてもよい。

第7図(a)～(c)は端面からの反射をなくす光集積回路の製造工程を示す斜視図であり、まず、第7図(a)に示すLiNbO₃基板2aの一端面近傍のみを選択的にLiNbO₃結晶のLiをHと交換するプロトン交換して高屈折率部14bを形成する(第7図(b))。次に、LiNbO₃基板2a上にTi拡散して光導波部11bを形成する(第7図(c))。なお、第7図(b)と(c)の工程を入れ替えても差し支えない。また、高屈折率部14bが存在する端面に無反射膜を設けてもよい。さらに、上記実施例は、いずれも高屈折率部14bの屈折率として光増幅

領域あるいは光導波領域の屈折率よりも大きいか等しい例であるが、前記高屈折率部14bの屈折率としてクラッド領域の屈折率よりも大きいか等しい場合であっても同程度の効果が実現される。

第8図は、第1図に示したこの発明の光増幅器の他の実施例を示す斜視図であり、高屈折率部14とともに両端面に無反射膜12を設けたものである。このため、さらに高性能の光増幅器が得られる。

第9図はこの発明の光増幅器のさらに他の実施例を示す斜視図であり、両端部に形成した高屈折率部14を大きくして光増幅部11が全く端面に出ないようにしたものである。

第10図はこの発明の光増幅器のさらに他の実施例を示す斜視図であり、高屈折率部14を小さくして、光増幅部11の一部が端面に出るようにしたものである。

第11図はこの発明の光増幅器のさらに他の実施例を示す斜視図であり、高屈折率部14をチップの側面まで拡張しない構造としたものである。

光増幅部11の傾きが大きい場合などはこの小さな高屈折率部14で十分な性能を実現することができる。

第12図はこの発明のSLDの他の実施例を示す斜視図であり、高屈折率部14とともに前端面に無反射膜12、後端面に高反射率膜15を設けたものである。このため、高出力SLDが得られる。

第13図はこの発明の光集積回路の他の実施例を示す斜視図であり、プロトン交換した高屈折率部14bとともに、無反射膜12を設けたものである。このため、さらに低反射率を実現される。

第14図はこの発明の光集積回路のさらに他の実施例を示す斜視図であり、プロトン交換で形成する高屈折率部14bを凸形にしたものである。

第15図はこの発明の光集積回路のさらに他の実施例を示す斜視図であり、プロトン交換で形成する高屈折率部14bを凹形にしたものである。

なお、光増幅器やSLDにおいても、高屈折率部の形状は第8図～第11図のものだけでなく、

1 5

第14図や第15図に示した凸形、凹形およびその他の形状も適用できる。

(発明の効果)

以上説明したように、この発明の請求項(1)に記載の発明は、光増幅部が傾いている光増幅器の両端面近傍に高屈折率部を設けたので、超低反射率を実現でき、高性能の光増幅器が得られる効果がある。

また、請求項(2)に記載の発明は、光導波部が傾いて形成されているSLDの一端面あるいは両端面近傍に高屈折率部を設けたので、超低反射率を実現でき、高性能高出力のSLDが得られる効果がある。

また、請求項(3)に記載の発明は、端面近傍に光導波路の屈折率よりも大きいか等しい屈折率を有する領域を設けたので、端面での反射を抑えることができ、光集積回路にとって重要な無反射端面が得られる効果がある。

また、請求項(4)に記載の発明は、半導体基板上に電流ブロック層を形成した後、この電流プロ

1 6

ック層にストライプ状のパターンを形成して両端面に対し傾いた光増幅部を形成し、次いで全面に下クラッド層、活性層、上クラッド層およびコンタクト層を順次結晶成長した後、両端面近傍の結晶成長層のみをエッチング除去し、この部分に高屈折率部を形成するので、高性能の光増幅器が容易に製造できる効果がある。

また、請求項(5)に記載の発明は、半導体基板上に電流ブロック層を形成した後、この電流ブロック層にストライプ状のパターンを形成して両端面に対し傾いた光増幅部を形成し、次いで全面に下クラッド層、活性層、上クラッド層およびコンタクト層を順次結晶成長した後、両端面近傍の結晶成長層のみをエッチング除去し、この部分に高屈折率部を形成するので、高性能高出力のSLDが容易に製造できる効果がある。

また、請求項(6)に記載の発明は、誘電体または半導体基板の一端面のみを選択的にプロトン交換して高屈折率部を形成するので、光集積回路にとって重要な無反射端面が容易に製造できる効果

1 7

—581—

1 8

がある。

4. 図面の簡単な説明

第1図(a)はこの発明の一実施例による光増幅器の構造を示す斜視図、第1図(b)は第1図(a)のA-A線における断面図、第1図(c)は等価屈折率法を用いて2次元の構造とみなしたときの構成図、第2図(a)はこの発明のSLDの一実施例による構造を示す斜視図、第2図(b)は等価屈折率法を用いて2次元の構造とみなしたときの構成図、第3図(a)はこの発明の一実施例による光集積回路の構造を示す斜視図、第3図(b)は、第3図(a)のB-B線における断面図、第3図(c)は等価屈折率法を用いて2次元の構造とみなしたときの構成図、第4図は低反射率となる動作原理を説明するための図、第5図はこの発明の光増幅器の製造方法を示す工程別斜視図、第6図はこの発明のSLDの製造方法を示す工程別斜視図、第7図はこの発明の光集積回路の製造方法を示す工程別斜視図、第8図、第9図、第10図および第11図はこの発明の光増

幅器の他の実施例による構造を示す斜視図、第12図はこの発明のSLDの他の実施例による構造を示す斜視図、第13図、第14図、第15図はこの発明の光集積回路の他の実施例による構造を示す斜視図、第16図(a)は従来のスーパーミネッセントダイオードの構造を示す斜視図、第16図(b)は屈折率導波型と考えたときのストライプ形状および屈折率分布を示す図である。

図において、1は半導体基板、2は下クラッド層、2aは半導体あるいは誘電体の基板、3は活性層、4は上クラッド層、5はコンタクト層、7はn側電極、8はp側電極、10a、10b、10c、10dはクラッド領域(屈折率は n_2)、11は光増幅器の光増幅部またはSLDの光導波部、11aは光増幅器の光増幅領域またはSLDの光導波領域(屈折率は n_1)、11bは光集積回路の光導波部、11cは光集積回路の光導波領域(屈折率は n_1)、12は無反射膜、13は電流ブロック層、14は光増幅器あるいはSLDの高屈折率部、14aは光増幅器あるいはSLDの

19

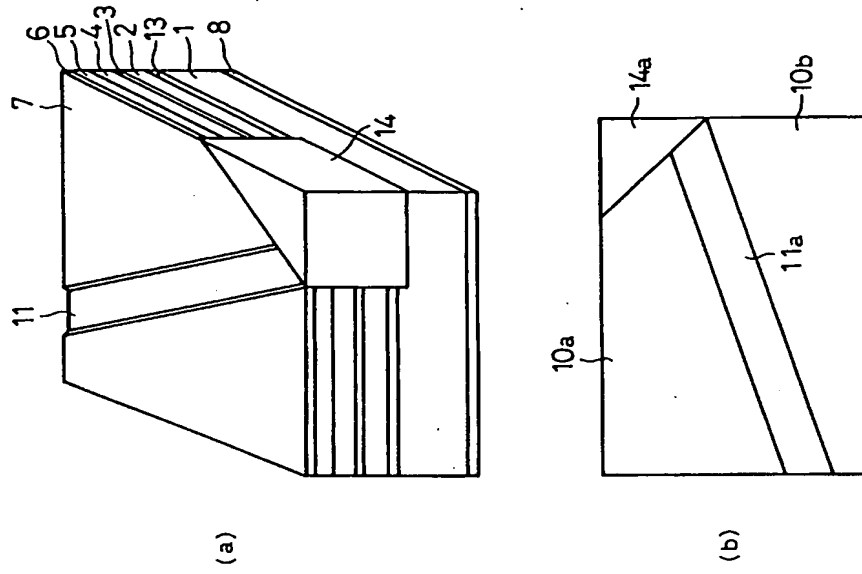
20

高屈折率領域(屈折率は n_1)、14bは光集積回路の高屈折率部、14cは光集積回路の屈折率領域(屈折率は n_1)、15は高反射率膜である。

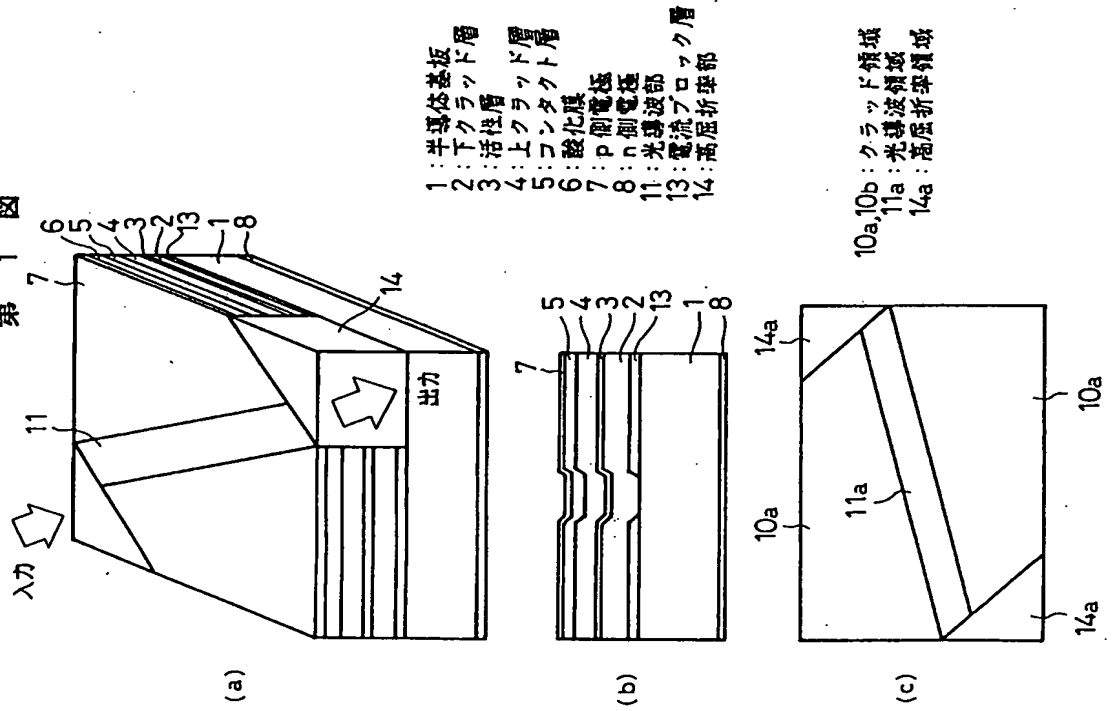
なお、各図中の同一符号は同一または相当部分を示す。

代理人 大 岩 増 雄 (外2名)

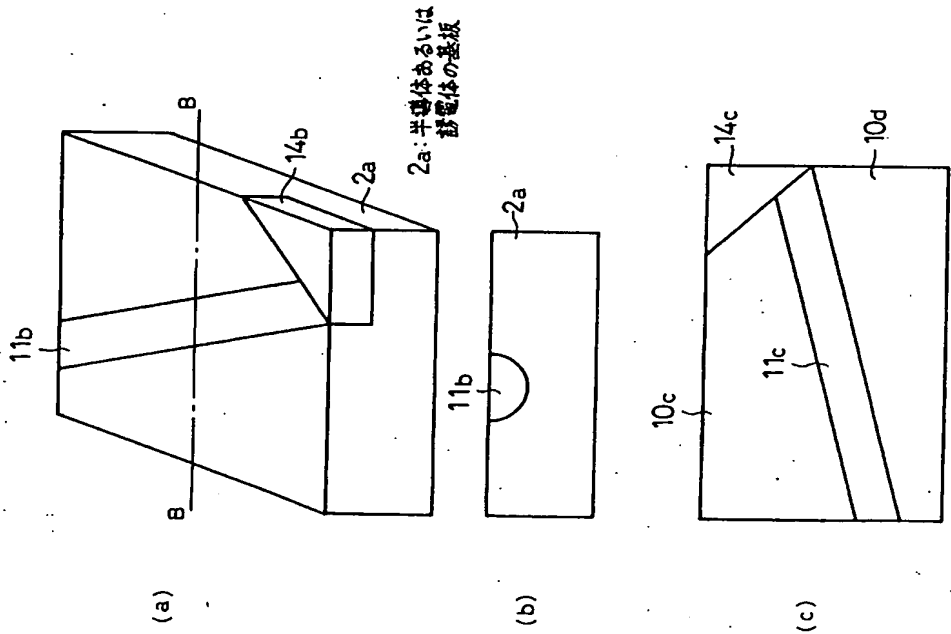
第 2 図



第 1 図

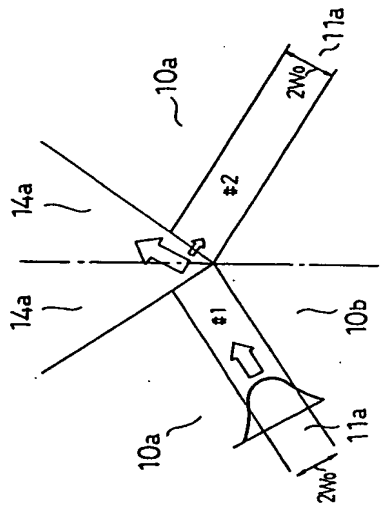


第 3 図

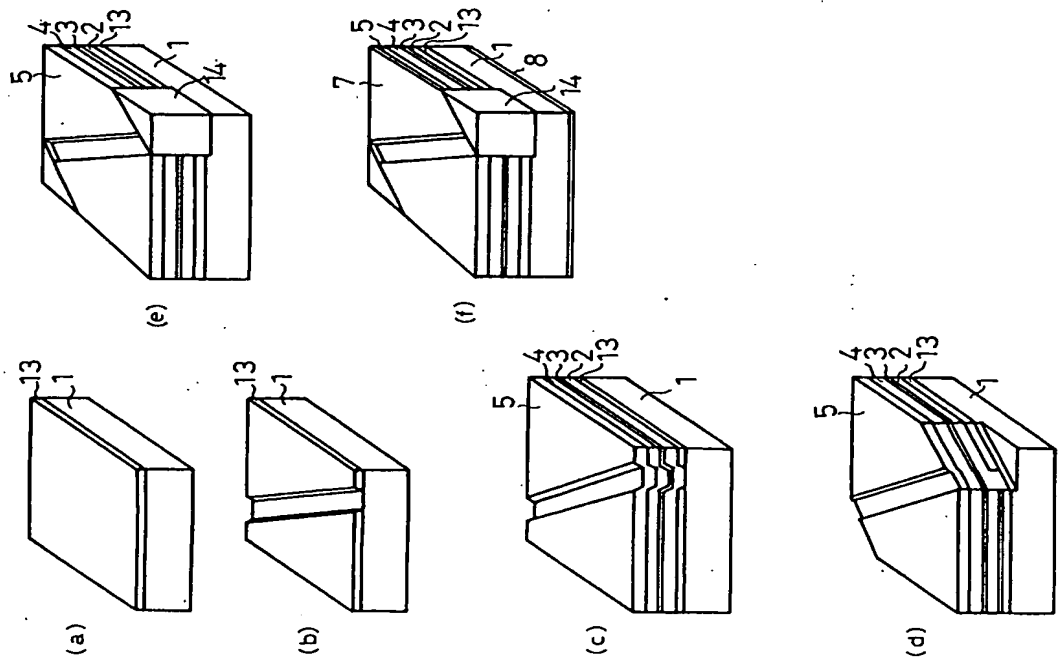


10c, 10d: クラッド領域
11b: 光導波部
11c: 光導波領域

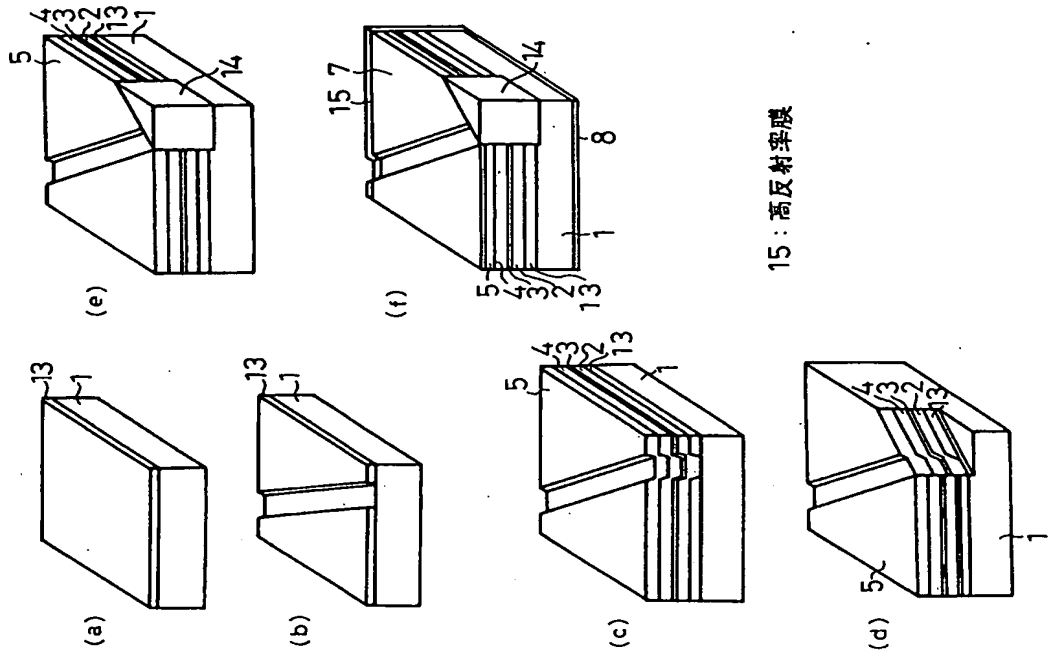
第 4 図



第 5 図



第 6 図



15: 高反射率膜

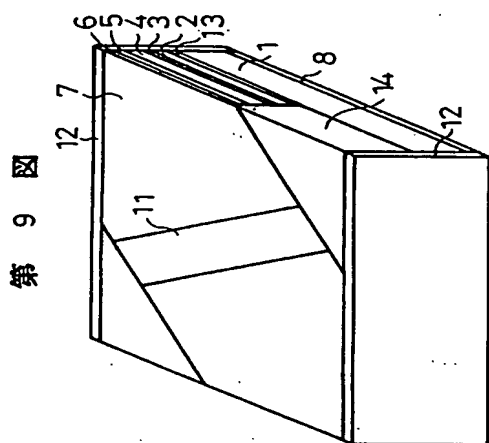


図 9 振

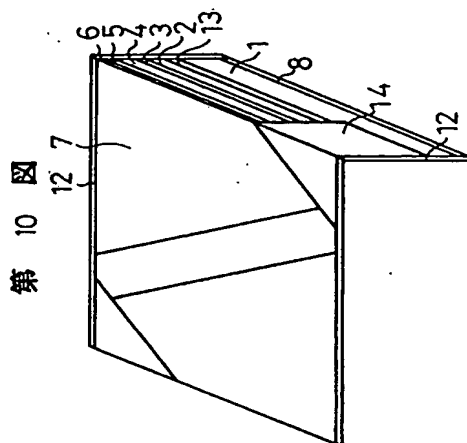
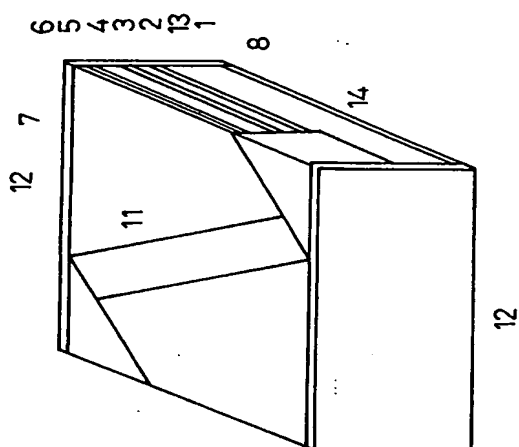
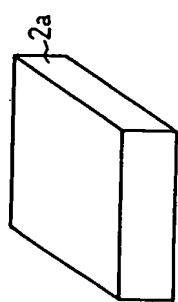


圖 10
集

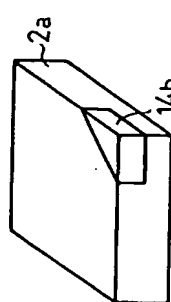


☒
∞
無

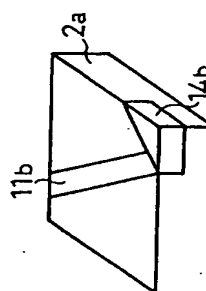
12:無反射腹



(a)



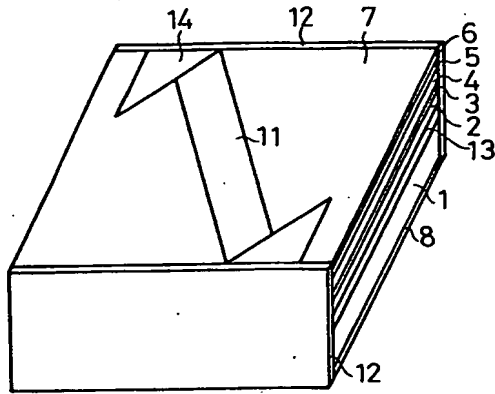
(q)



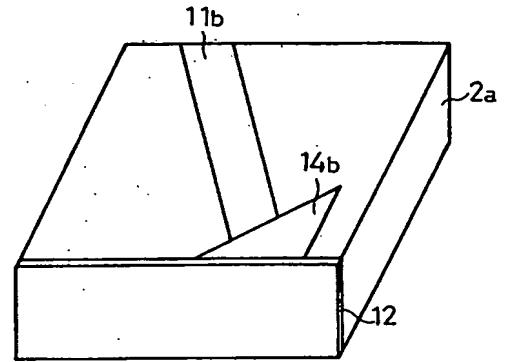
(c)

区
7
集

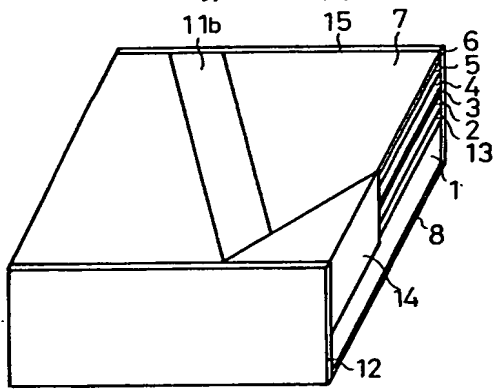
第 11 図



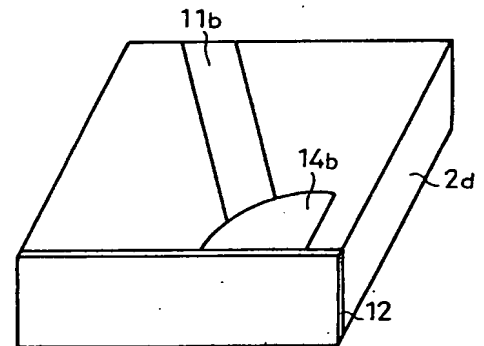
第 13 図



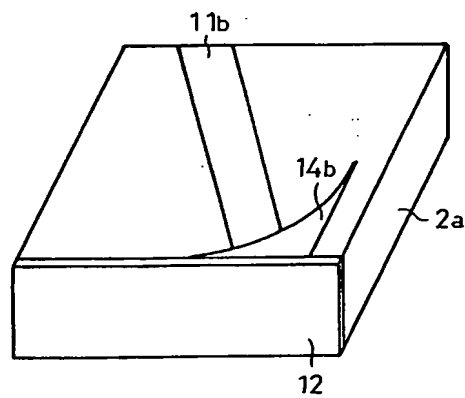
第 12 図



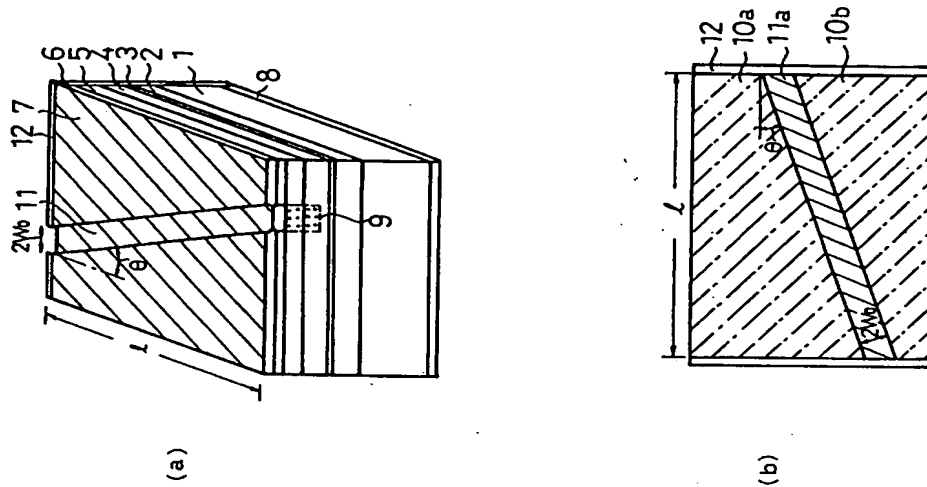
第 14 図



第 15 図



第 16 図



手 続 補 正 書 (自 発)



平成 2 年 9 月 11 日

特許庁長官殿

1. 事件の表示 特願昭平 1-304244号
2. 発明の名称 光増幅器、スーパーミキサメントダイオード、
光集積回路およびこれらの製造方法
3. 補正をする者
事件との関係 特許出願人
住 所 東京都千代田区丸の内二丁目2番3号
名 称 (601)三菱電機株式会社
代表者 志 岐 守 哉
4. 代 理 人
住 所 東京都千代田区丸の内二丁目2番3号
三菱電機株式会社内
氏 名 (7375)弁理士 大 岩 増 雄
(連絡先03(213)3421特許部)

5. 補正の対象

明細書の図面の簡単な説明の欄および図面

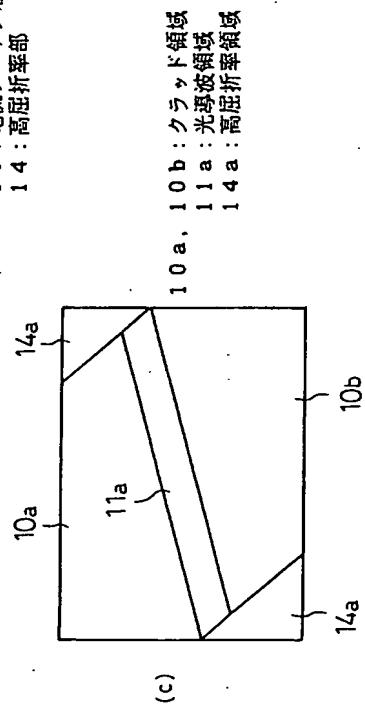
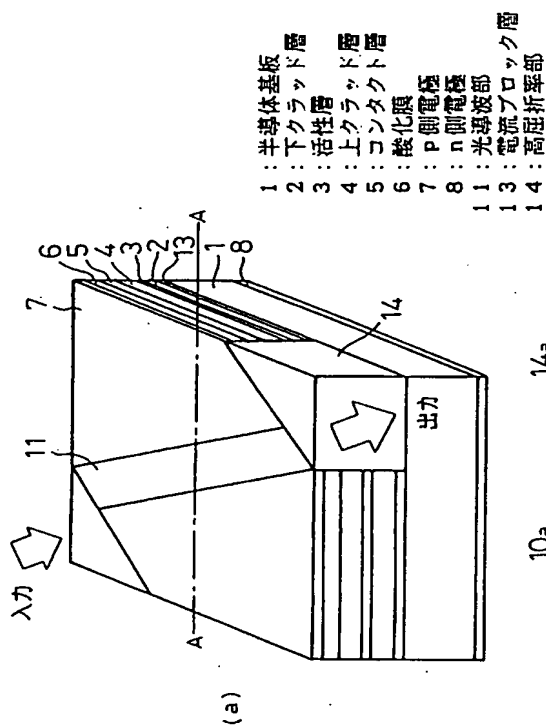
6. 補正の内容

- (1) 明細書の第21頁2～3行の「14cは光集積回路の屈折率領域」を、「14cは光集積回路の高屈折率領域」と補正する。
- (2) 図面中、第1図(a), (c)、第3図(a), (c)および第8図を別紙のように補正する。

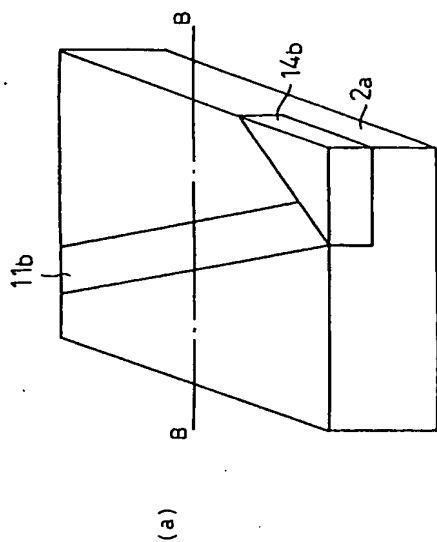
以 上



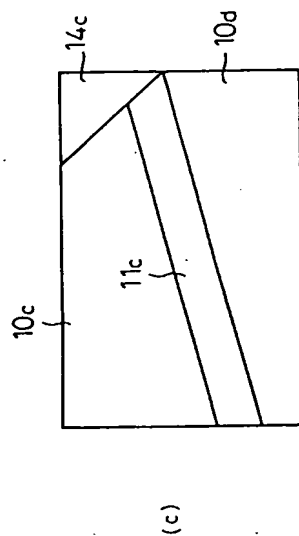
第 1 図



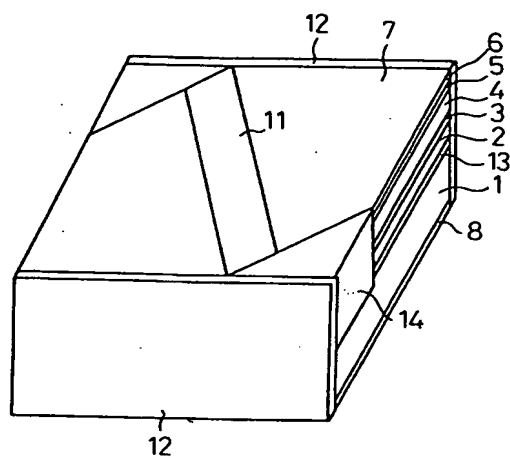
第 3 図



2a: 半導体あるいは誘電体の基板
14b: 高屈折率部



第 8 図



12: 無反射膜